



Задание на дом

Установлен симулятор цифровых схем, описываемых на языке Verilog HDL, IcarusVerilog

Симулятор запускается в два этапа:

```
iverilog ./design.v      (в результате создастся файл a.out)
vvp ./a.out             (в результате должен создасться файл в формате VCD с результатами моделирования)
```

Есть некоторый каталог (например, он может называться tests), имеющий структуру:

```
tests
- <подкаталог 1>
  - test.v
- <подкаталог 2>
  - design.v
- ...
```

Гарантируется, что если в подкаталоге есть файл с описанием схемы, то он только один

Задание на дом

Написать скрипт на языке Tcl, который примет в качестве аргумента имя каталога, в котором нужно прогнать тесты, и выполнит эту задачу.

В конце скрипт должен выдать статистику: сколько успешных запусков, сколько – нет.

Полезная ссылка про icarus verilog:
<https://marsohod.org/11-blog/113-icarus>